

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Kedua

Sidang 1987/88

CSS201 - Rekabentuk Logik Berdigit

Tarikh: 6 April 1988

Masa: 2.15 petang - 5.15 petang
(3 jam)

Sila pastikan bahawa kertas peperiksaan ini mengandungi 3 muka surat yang bercetak sebelum anda memulakan peperiksaan ini.

Jawab sebarang EMPAT soalan. Semua soalan mempunyai markah yang sama.

Semua soalan mesti dijawab di dalam Bahasa Malaysia.

1. (a) Terangkan cara-cara yang digunakan untuk mengkodkan maklumat analog ke dalam bentuk berdigit.

(25/100)

- (b) Rekabentuk suatu litar penyemak dan pembetul pariti (kod Hamming) untuk nombor-nombor perpuluhan 0-9 yang diwakilkan di dalam kod swapelengkap 443-2 yang menggunakan pariti ganjil.

(75/100)

2. (a) Adalah perlu untuk menjanakan 3 isyarat kawalan C1, C2, dan C3 di dalam sistem-sistem berdigit. Isyarat-isyarat tersebut mengambil nilai 1 seperti yang ditunjukkan oleh syarat berikut:

C1 = 1 untuk bilangan 0, 1, 3, 5, 7

C2 = 1 untuk bilangan 0, 3, 5, 6

C3 = 1 untuk bilangan 0, 3, 4, 7

Mereka adalah 0 untuk syarat yang lain. Rekabentuk suatu litar logik untuk menjanakan C1, C2, dan C3 menggunakan tatasusunan logik yang boleh diaturcarakan (PLA).

(55/100)

...2/-

- (b) Implimentasikan operasi aritmetik berikut dengan menggunakan litar penambah selari 4-bit

No tugas	operasi
0	A-1
1	A
2	A-B
3	A+1

(45/100)

3. (a) Terangkan berikut dengan beberapa illustrasi

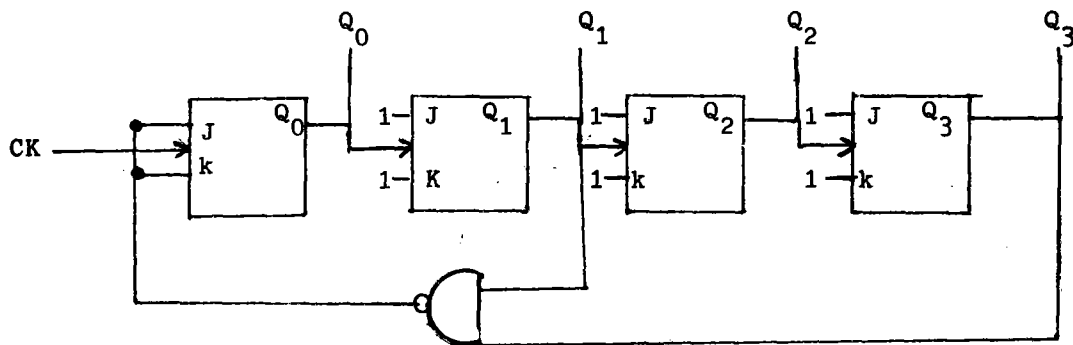
- (i) logik positif dan negatif
- (ii) logik perduaan dan tri-keadaan
- (iii) flip-flop J-K

(45/100)

- (b) Rekabentuk suatu penyahkod 6-44 baris dengan menggunakan penyahkod 3-8 dan 2-4 sahaja.

(30/100)

- (c) Lukis bentuk gelombang output untuk litar berikut:



(25/100)

4. (a) Apakah langkah-langkah yang dilibat dalam mengimplimentasikan fungsi-fungsi pensuisan yang menggunakan penyahkod.

(20/100)

- (b) Anggapkan bahawa suatu get ATAU-EKSKLUSIF mempunyai kelewatan rambatan $25n$ saat dan berharga $5c$ satu; get-get DAN, ATAU dan TIDAK mempunyai kelewatan rambatan $10n$ saat dan berharga $2c$ satu tidak peduli kebolehan 'fan-in' dan 'fan-out'.

Bandingkan jumlah masa kelewatan rambatan dan harga untuk suatu litar penambah selari 3-bit yang menggunakan:

- (i) penambah penuh
- (ii) litar penjana bawa lihat-ke-depan

(80/100)

5. (a) Apakah langkah-langkah yang dilibat dalam rekabentuk litar berjujukan.

(30/100)

- (b) Rekabentuk suatu pembilang nyahkod BCD yang menggunakan flip-flop D. Setiap kali denyutan jam input berlaku, pembilang akan ditokokkan sehingga 9. Pembilang, kemudian, disetkan ke 0 dan suatu bawa 1 dijanakan. Tunjukkan bagaimana empat pembilang tersebut boleh digunakan untuk membentuk suatu pembilang BCD 4 digit.

(70/100)

...ooOoo...